

习 题

7.1 若 8253 芯片可利用 8088 的外设接口地址 D0D0H~D0DFH, 试画出电路连接图。设加到 8253 上的时钟信号为 2 MHz。

(1) 若利用计数器 0、1 和 2 产生周期为 10 μs 的对称方波以及每 1 s 和 10 s 产生一个负脉冲, 试说明 8253 如何连接并编写初始化程序。

(2) 若希望利用 8088 程序通过接口控制 GATE, 从 CPU 使 GATE 有效开始, 20 μs 后在计数器 0 的 OUT 端产生一个正脉冲, 试设计完成此要求的硬件和软件。

7.2 规定 8255 并行接口地址为 FFE0H~FFE3H, 试将其连接到 8088 的系统总线上。

(1) 若希望 8255 的 3 个口的 24 条线均为输出, 且输出幅度和频率为任意的方波, 试编程序。

(2) 若 A/D 变换器的引线及工作时序图如图 7.40 所示。试将此 A/D 变换器与 8255 相连接, 并编写包括初始化程序在内的、变换一次数据并将数据放在 DATA 中的程序。

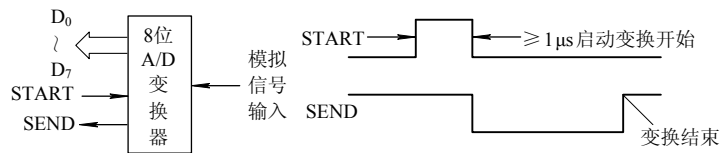


图 7.40 A/D 变换器的引线及工作时序图

(3) 某外设引线框图如图 7.41 所示。当 BUSY 为低电平时, 表示外设可以接收数据, 试利用 8255 编写包括初始化程序在内的输出程序, 将 BUFFER 以下的 100 个数据输出。

(4) 若 8255 芯片可占用的地址为 FE00H~FEFFH, 试画出它与 8086 总线的连接图。

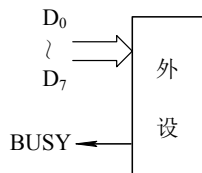


图 7.41 某外设引线框图

7.3 说明 8253 的 6 种工作方式。若加到 8253 上的时钟频率为 0.5 MHz, 则一个计数器的最长定时时间是多少? 若要求每 10 min 产生一次定时中断, 试提出解决方案。

7.4 串行通信接口芯片 16550 给定地址为 03E0H~03E7H, 试画出其与 8088 系统总线的连接图。

7.5 说明 16550 自测试工作方式是如何进行的。

7.6 在习题 7.4 中, 若利用查询方式由此 16550 发送当前数据段中偏移地址为 BUFFER 的顺序 50 个字节, 试编写此发送程序。

7.7 在习题 7.4 中, 若接收数据时采用中断方式进行, 试编写中断服务程序, 将中断接收到的数据放在数据段中的 REVDT 单元中, 同时, 将数据段中的 FLAG 单元置为 FFH。

7.8 若将 98C64(E²PROM)作为外存储器, 限定利用 8255 作为其接口, 试画出连接电路图。

7.9 若在习题 7.8 的基础上, 通过所设计的接口电路将 55H 写入整个 98C64, 试编写程序。

(注：以上两题中 98C64 的引脚 BUSY，可根据读者自己的意愿进行连接和编程。)

7.10 若将 27C040 作为存储器，利用 8255 接口芯片将其连接在 8086 系统总线上，试画出其连接图。